



一种多通道综合回波信号模拟器设计

赵瑶瑶¹, 周 天²

(1. 宣城市信息工程学校 电工电子教研组, 安徽 宣城 242099;

2. 宣城职业技术学院 机电与汽车学院, 安徽 宣城 242099)

摘 要:针对雷达外场试验耗时长、花费大的弊端,设计了一种综合回波信号模拟器。模拟器主要包含环境信号模拟和信号仿真软件;其中信号仿真软件用于仿真参数设置、解算、基带数据离线仿真以及系统状态监控显示;而环境信号模拟则通过 DRFM 的方式实现回波信号、触发脉冲等激励信号的产生。对环境信号模拟中的基带信号处理单元、控制单元以及模拟信号调理与时钟单元做了详细阐述;对信号仿真软件的数据生成和监控显示进行了深入分析,并给出了相关硬件设计结构和软件测试流程。实际应用表明该模拟器具有经济、高效的优点、且能对雷达实物进行充分测试验证,具有较高的实用价值。

关键词:模拟器;雷达目标;DRFM;信号调理

中图分类号: TN957.51

文献标识码: A

文章编号: 1671-931X (2022) 04-0103-07

DOI: 10.19899/j.cnki.42-1669/Z.2022.04.017

在对雷达信号处理机调试时,通过测试雷达目标、噪声、拖尾、杂波等信号来验证雷达相关性能。各类信号测试环节彼此相对独立、功能单一、且在多雷达联合调试下,单个测试分系统功能、性能指标需要辅助多种设备结合,让测试更加繁琐、耗时耗力。

当前雷达在研制过程中普遍存在任务量大、周期短、计划进度紧张等特点。因此预先在实验室利用外部激励进行处理机的调试是一项重要工作内容,也是缩短雷达信号处理机研制周期的重要手段,对于保证后续型号项目任务、产品质量、测试全面性及可靠性具有重大意义。

一、系统总体结构

多通道综合回波模拟器可以产生测试雷达信

号处理机所需的回波激励:包含目标回波、杂波及各种干扰信号,并利用激励信号对处理机的功能和性能指标进行测试和验证。模拟器基本原理框架如图 1 所示。模拟器主要由环境信号模拟和信号仿真软件组成,两者之间利用光纤以太网通讯。系统工作前,控制软件对系统自检通过后,设置仿真模式与参数或加载之前记录的仿真参数文件。仿真开始后 DRFM 首先采集雷达信号,然后进行数字下变频和抽取降采样处理,得到雷达基带信号,对雷达基带信号分布做不同的信息调制处理,得到相应目标回波、干扰杂波等信号^[1]。生成的基带回波信号根据其所处天线角度及天线方向图等信息进行通道幅相信息调制,并经内插、上变频及 DA 处理得到多通道中频回波信号。再对该信号做滤波、功率放大及程控衰减控

收稿日期:2021-02-04

作者简介:赵瑶瑶(1990—),男,安徽宣城人,宣城市信息工程学校电工电子教研组讲师,工程师,研究方向:机电控制、数字应用技术;
周天(1987—),男,安徽宣城人,宣城职业技术学院机电与汽车学院实验师,研究方向:计算机应用工程。

制,得到最终中频注入所需的回波信号,该信号可以被雷达中频采集接收。

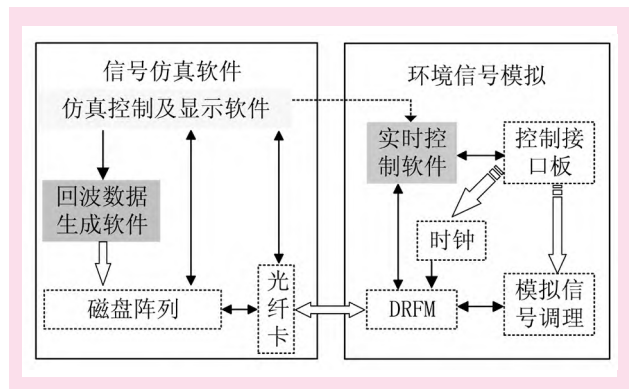


图1 综合回波模拟器基本框架

二、环境信号模拟设计

环境信号模拟框架如图2所示,主要由基带信号处理单元、模拟信号调理及时钟单元、控制单元组成。

(一)基带信号处理单元

基带信号处理单元包括雷达信号采集及产生模块、6通道基带回波产生模块、16通道中频回波产生模块三部分。雷达信号采集及产生模块可以实时采集雷达中频信号,并经过DDC及抽取降采样处理后得到基带雷达波形,也可自主产生雷达基带信号。该波形发送给6通道基带回波产生模块和16通道中频回波产生模块。回波信息调制可以进行多通道的目标、干扰调制处理,具体包括信号延迟、多普勒信息调制及功率调制等,从而得到基带回波或干扰信号波形,最后经过内插、DUC及DA处理后,将得到中频目标回波及干扰信号,也可直接输出产生基带目标回波或干扰信号。基带信号处理单元一共有4块单板,包括1块DRFM模块(FPGA载板及AD/DA子卡)、1块16通道DAC板、接口控制板及背板:DRFM模块用于实现信号的模数转换及相应的数字信号处理,并将结果通过数模转换输出;16通道DAC板用来实现16个通道中频信号的输出;接口控制板通过RS422接口、TTL接口实现控制信号及同步信号的收发功能;背板可以实现板卡间的通道互联。

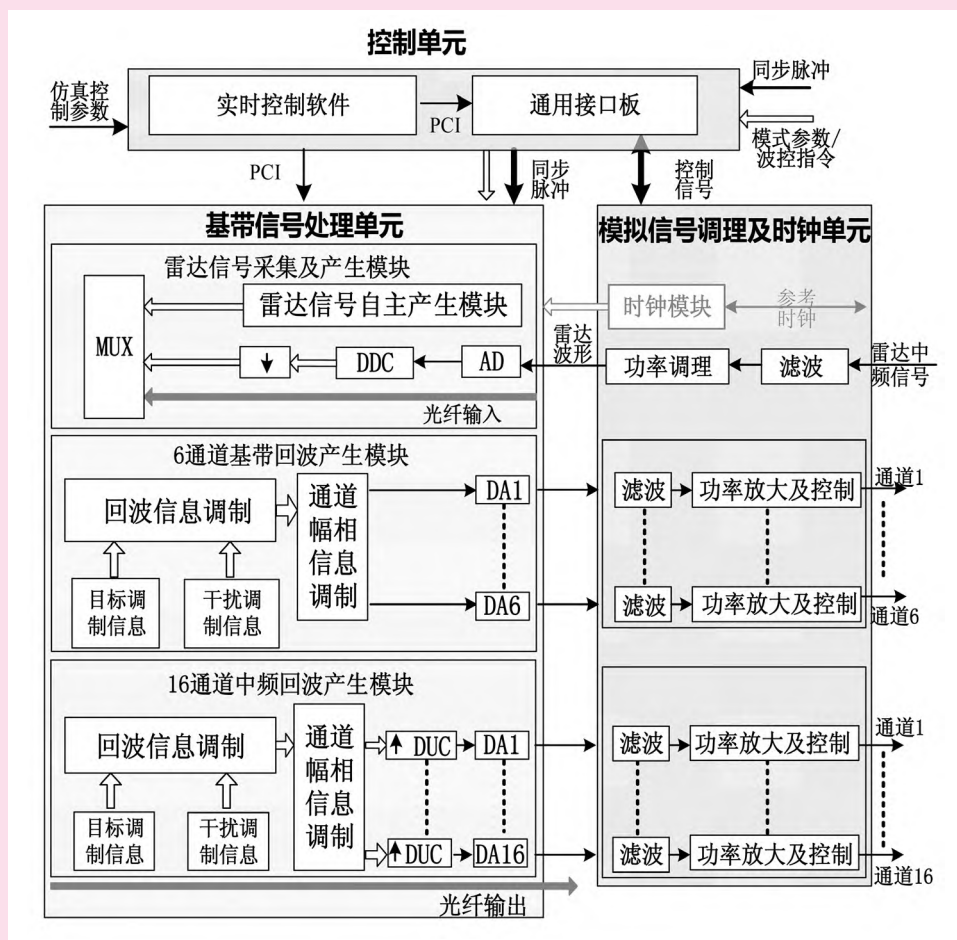


图2 环境信号模拟框架

1.FPGA 载板设计

FPGA 载板包含 2 片 Xilinx Virtex 6 系列的 FPGA(XC6VLX240T /SX315T)。两片 FPGA 间具有高速 LVDS 信号、低速共享总线信号以及高速串行信

号用于数据交换。分别外挂 SRAM 存储器以扩展其存储能力。并且与后级接口间也具有高速 LVDS 信号、高速串行信号用于数据交换。板卡设计架构如图 3 所示。

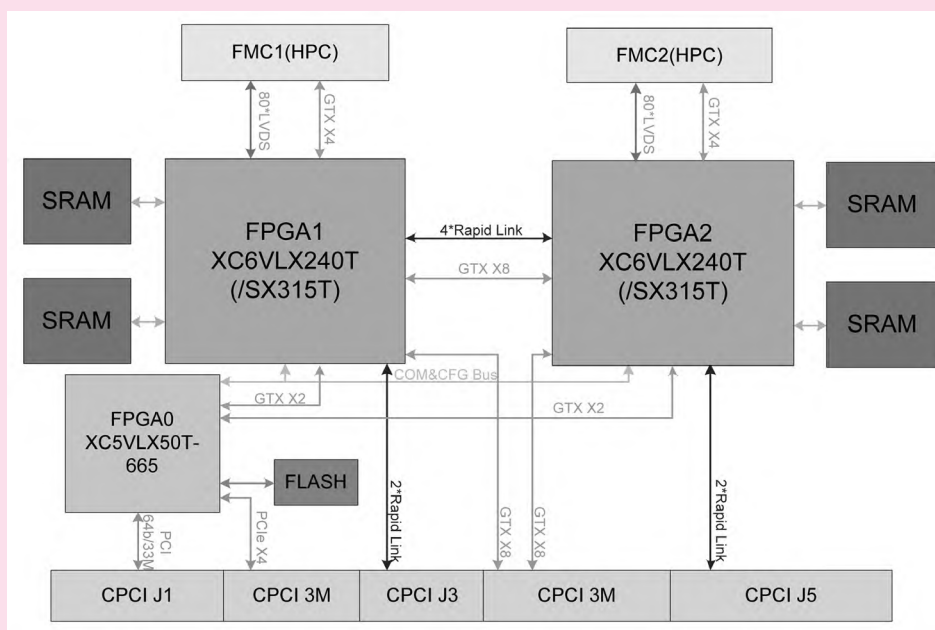


图 3 FPGA 载板架构

2.16 通道 DAC 板设计

高速 16 通道 DAC 板卡是定制板卡,该单板基于 TI 公司高性能 4 通道 DAC 芯片 DAC34SH84 和 Xilinx 公司 Virtex-6 XC6VVSX315T FPGA 设计,能够

产生 16 通道同步 DAC 信号,适合于相控阵回波模拟等需要多通道 DAC 的应用。16 通道 DAC 板卡的原理结构如图 4 所示。

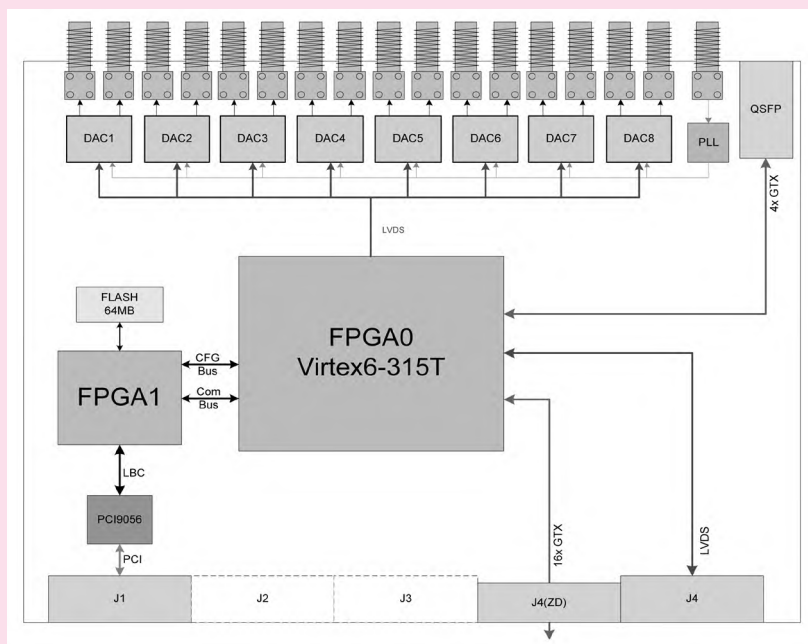


图 4 16 通道 DAC 板结构原理

板卡采用标准的 6U CPCI 架构,主要由 1 片 PCI9056、1 片 Xilinx Spartan-6 XC6SLX45 FPGA、1 片 Xilinx XC6VSX315T FPGA、8 片 DAC DAC34SH84、1 片时钟锁相环芯片和 1 个 QSFP 光模块组成。其中, PCI9056 和 FPGA1 实现上位机对 FPGA0 的逻辑加载、寄存器读写以及数据传输。FPGA1 外接 64MB Nor FLASH,实现 FPGA0 的配置数据存储。FPGA0 外接一个 4 通道光纤接口,实现系统中频数字信号的回放,光纤接口数据率不小于 3.125Gbps。FPGA0 通过 ZD 高速连接器连接 16 个 GTX 接口到背板,实现 ADC 信号采集载板和存储模块间的高速数据传输,当个 GTX 接口数据率不低于 3.125Gbps。FPGA0 和 CPCI 的 J5 之间预留 16 对 LVDS 信号,可以接收接口板传输过来的同步信号如 PRF、FRAME 以及其它控制字。DAC 子卡采用的 DAC 芯片和 16 通道 DA 板一致,只是由于输出信号为基带信号,因此耦合方式采用直流耦合。

3. 雷达信号产生

雷达信号产生模块根据接收到的同步信号和波形控制码,实时产生基带雷达发射信号,雷达信号形式包括:捷变频信号、线性调频信号、非线性调频信号、相位编码信号^[2]。捷变频信号和 LFM 信号实时产生,非线性调频及相位编码信号采用存储回放的方式产生,其实现原理如图 5 所示。

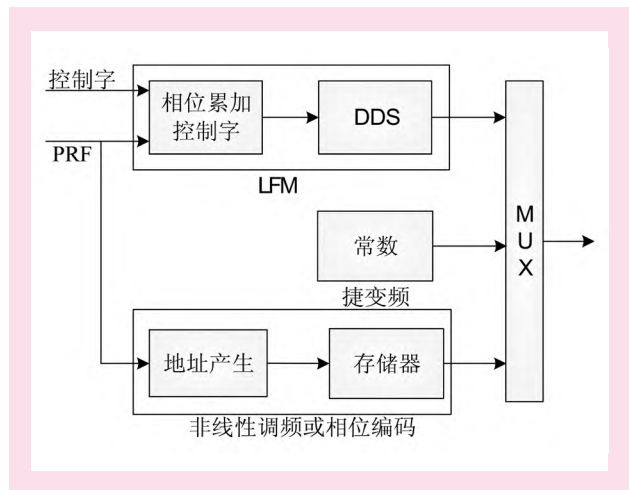


图 5 雷达信号产生框图

4. 目标回波实现

对于点目标回波来讲,距离信息的调制由数字射频存储方式实现;速度信息的调制则由数字正交混频实现。DRFM 实现方式工作原理为:首先 ADC 完成中频回波信号的采集,采集得到的回波信号依次经过数字下变频、检波、延时、幅度多普勒调制、天线幅相信息调制以及数字上变频等处理,得到调制后的中频回波信号,最后送至 DAC 输出。假设一个帧周期内雷达发射的 LFM(线性调频信号)脉冲串为^[3]:

$$s(t) = \sum_{n=0}^{M-1} p(t - nT_{PRI}) \quad (1)$$

其中 T_{PRI} 为脉冲重复周期, M 为一个帧周期内积累的脉冲数, $p(t)$ 为 LFM 发射脉冲,它可以表示为,

$$p(t) = \text{rect}\left(\frac{t}{T_p}\right) \exp\left(j2\pi f_0 t + j\pi K t^2\right) \quad (2)$$

式中 f_0 为雷达成载频, K 为 LFM 发射信号的调频斜率, $\text{rect}\left(\frac{t}{T_p}\right)$ 为定义在区间 $\left[-\frac{T_p}{2}, \frac{T_p}{2}\right]$ 的矩形函数。则此时目标回波信号可表示为。

$$s_r(t) = \sum_{n=0}^{M-1} A \cdot \text{rect}\left(\frac{t - nT_{PRI} - \tau}{T_p}\right) \exp[j2\pi(f_0 + f_d)(t - nT_{PRI} - \tau)] \cdot \exp[j\pi K(t - nT_{PRI} - \tau)^2] \cdot \exp(j2\pi\varphi_0) \quad (3)$$

式中: A 为回波信号幅度因子, f_d 为多普勒频率, τ 为回波延迟, φ_0 为回波初相,而目标回波仿真重点就是回波信号幅度、延迟及多普勒相位等信息的计算。点目标实现原理如图 6 所示。

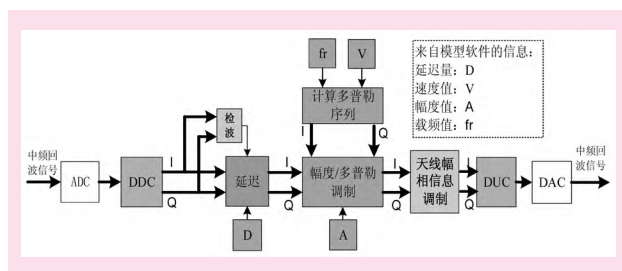


图 6 点目标实现流程图

(二) 模拟信号调理及时钟单元

模拟信号调理及时钟单元主要包括时钟模块、接收信号调理模块以及输出信号调理模块。时钟模块主要利用外部参考时钟或内部竞争产生模拟器工作所需的时钟信号,同时还可以向外输出时钟参考信号;接收信号调理模块用于对雷达中频信号进行滤波及功率调理^[4],得到 DRFM 中 AD 采集所需的信号,此外还可以选择模拟器产生的通道校准信号进行调理后送给 AD 采集端口,另外还能够通过监测口输出中频信号;输出信号调理模块则主要完成 DA 输出信号的滤波、放大及功率调理等处理。

中频功率控制模块包括 16 个通道,每个通道由低通滤波器、放大器、衰减器组成,单通道原理框图如图 7 所示。中频单元给过来的 DA 信号,由于混杂有采样信号及第二、第三奈奎斯特区的杂散信号^[5],需要采用 LC 低通滤波器对其进行预滤波,在 500~2000MHz 频率范围内抑制度为 55dBc,然后通过放大、衰链路对信号功率进行调节和控制。最终

输出信号最大功率为 15dBm,衰减动态为 60dB,步进 1dB。

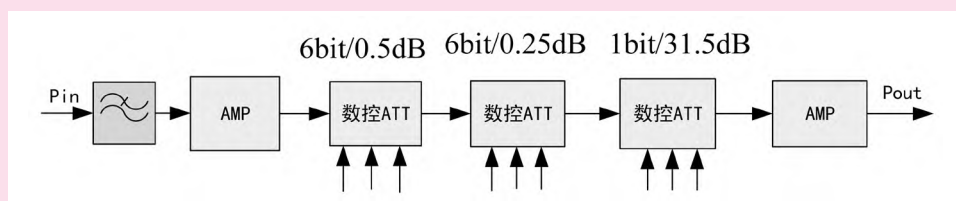


图7 中频功率控制模块原理

(三) 控制单元

控制单元包括实时控制软件和接口板,实时控制软件完成板卡配置、初始化、实时数据接收计算及控制命令字下发等功能。通用接口板主要用于接收来自雷达的波控指令、工作模式参数以及 PRF 等同步脉冲信号,并根据控制软件产生 DRFM 单元和中频信号调理及时钟单元所需的控制命令与同步信号。

实时控制软件实时生成环境信号模拟控制信息,可通过以太网接收信号仿真软件的控制命令和参数,也能通过接口控制板接收外部控制信息等。由于控制单元对参数实时性要求较高,处理周期必须小于雷达的帧周期,因此基于实时操作系统 Vxworks 开发实现,控制软件设计实时性为 1ms。实时控制软件功能架构如图 8 所示。

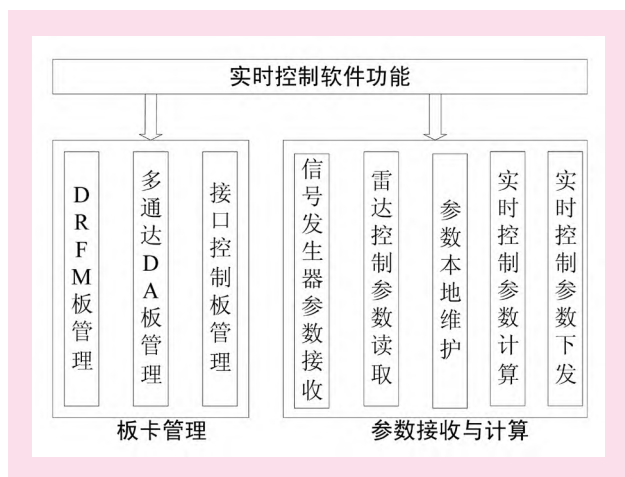


图8 Vxworks 实时控制软件功能

三、信号仿真软件设计

信号仿真软件主要包括仿真控制显示软件、回波数据生成软件;仿真控制显示软件用于对整个系统的工作进行控制,包括工作模式选择、工作参数设置、工作进程控制以及系统状态监控等。回波数据生成软件用于离线生成复杂场景或干扰条件下的目标及各种干扰信号,该信号可下载到磁盘阵列后通过实时回放的方式生成所需的回波信号。

(一) 回波数据生成软件

回波数据生成包含模型仿真、外场数据转换以及回波叠加仿真等三种方式。通过数据回放的方式产生回波信号是综合回波模拟系统的主要工作方式之一,该种工作模式能够仿真各种复杂的干扰及场景回波信号。回波数据生成软件主要包括主控中心和模型算法处理核心两部分:主控中心主要负责与用户的交互,包括参数设置、进程控制、状态显示以及对模型算法及核心处理部分进行调用等。模型算法处理核心包括场景仿真、雷达仿真、目标仿真、干扰仿真、杂波仿真、数据叠加、格式转换以及文件存储等内容,它是软件处理的核心。回波数据生成软件的结构如图 9 所示。

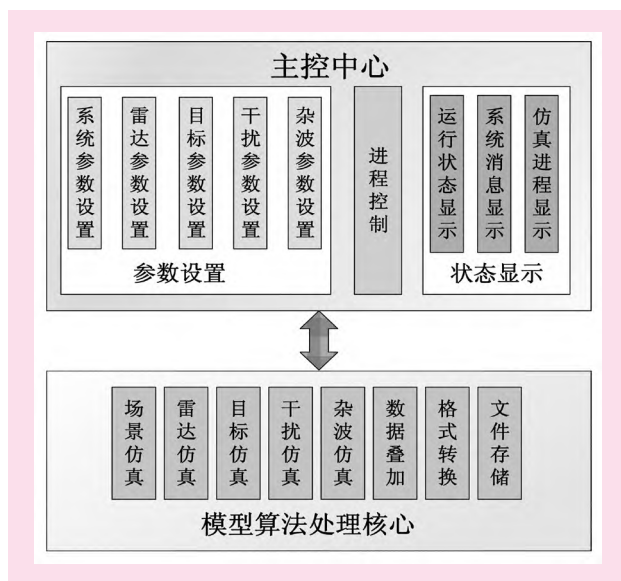


图9 回波数据生成软件框图

(二) 仿真控制及显示软件

仿真控制及显示软件用于对整个系统的工作进行控制,包括工作模式选择、工作参数设置、工作进程控制以及系统状态监控等,同时还负责部分工作参数的解算等。

1. 独立仿真模式设计

在独立仿真模式下,系统需要设置雷达基带波形及时序信息,然后进行相关参数解算后发送给环

境信号模拟器产生相应的雷达波形及时序控制信号。同时软件需要设置目标及干扰信息,并将其进行参数解算后发送给环境信号模拟器,以便用于产生

相应的信号波形。在独立仿真模式下,仿真控制及显示软件可以进行参数设置及进程控制,下面是独立仿真界面显示的整体示意图,



图 10 综合回波独立仿真界面

2. 被动仿真模式设计

在被动仿真模式下,系统不需要设置雷达基带波形及时序信息,通过采集雷达发送的波形得到雷达基带信号。同时软件需要设置目标及干扰信息,并将其进行参数解算后发送给环境信号模拟器,以便用于产生相应的信号波形。在软件接口方面,被动仿真模式与独立仿真模式的主要区别在于不需要设置雷达时序波形参数,其他接口基本相同。

3. 回放仿真和通道校准模式

在回放仿真模式下,系统通过实时播放预先生成的目标回波及干扰信号来完成相关信号的仿真,软件不需要进行相关信息的解算。在通道校准模式下,可以实现单个通道幅度控制精度的测量,也可以进行通道间幅相一致性误差的测量。通道校准模式的工作流程如图 11 所示。



图 11 通道校准工作模式

四、系统特点

多通道综合回波信号模拟器能在实验室实时产

生中频雷达目标回波、地海杂波以及各种干扰信号,从而进行雷达功能、性能指标的测试和验证。与外场试验或纯数字仿真相比,利用回波模拟器进行测试

一方面具有经济、高效的优点,另一方面还能对雷达实物进行充分测试验证,因而得到了广泛应用。同时模拟器具有多通道校准和同步功能,以保证多个注入通道来自不同角度回波的幅相特性关系。模拟器采用模块化设计,具有扩展功能,系统硬件可通过配置不同软件适应不同的仿真需要或应用模式,因而实现了系统硬件的最大化应用。

本文设计的多通道雷达综合回波信号模拟器是一种可以测试多路雷达中频或基带回波信号系统。能够通过设置仿真参数进行实时仿真;支持多种雷达同步、控制命令的输入;支持多种运动轨迹的点目标及扩展目标仿真,在此基础上支持各类杂波和干扰仿真。实际使用表明该模拟器功能齐全,操作简洁,性能稳定、扩展性好;模块化、通用化和系列化程度高,满足不同型号产品测试的需要。

参考文献:

- [1] 蒋路华,李鹏.基于数字中频存储的雷达中频目标模拟[J].舰船电子对抗,2012(3):92-94.
- [2] Daniela Chaló,Joana Marques,Henrique Mendes,Consuelo Sancho.Design of an interface for teaching cardiovascular physiology to anesthesia clinicians with a patient simulator connected to a minimally invasive cardiac output monitor [J]. Advances in Simulation,2020(1):213-219.
- [3] 王兆宇,王军福.高分辨步进频雷达回波信号模拟方法设计及实现[J].现代电子技术,2015(7):7-11.
- [4] 刘亭洲,王海锋,李乐怡.一种雷达回波模拟器的研究与设计[J].航空兵器,2018(3):73-77.
- [5] 黄凌.测控系统射频数字化处理方法[J].四川兵工学报,2014(4):96-98.

[责任编辑:刘 骋]

Design of a Multichannel Integrated Echo Signal Simulator

ZHAO Yao-yao¹, ZHOU Tian²

(1. Electrical and Electronics Teaching and Research Office, Xuancheng School of Information Engineering, Xuancheng, Anhui 242099, China; 2. School of Mechatronics and Automotive, Xuancheng Vocational And Technical College, Xuancheng, Anhui 242099 China)

Abstract: Aiming at the disadvantages of long time and large cost in radar outfield test, an integrated echo signal simulator is designed. The simulator mainly includes environmental signal simulation and signal simulation software, in which the signal simulation software is used to simulate parameter setting, calculation, off-line simulation of baseband data and system state monitoring and display, while the environment signal simulation can generate echo signal, trigger pulse and other exciting signal through the way of DRFM. The baseband signal processing unit, control unit and analog signal conditioning and clock unit are described in detail, and the data generation and monitoring display of the signal simulation software are deeply analyzed, and the related hardware design structure and software testing process are given. The practical application shows that the simulator has the advantages of economy and efficiency, and can fully test and verify the radar object, so it has high practical value.

Keywords: simulator; radar target; DRFM; signal conditioning