



智能控制在动态可重构虚拟仪器 构件阵列上的应用

杨 杰

(武汉职业技术学院 电信学院,湖北 武汉 430074)

摘 要:近年来,随着微电子技术和计算机技术的发展,尤其是大规模现场可编程 FPGA 的出现,电路重构成为研究热点。基于 FPGA 的重构系统具有自适应、自主修复等特性,文章介绍了智能控制在 FPGA 上实现可重构虚拟仪器的应用,讨论了动态可重构的实现方法及两种技术。通过这种方法可以提高虚拟仪器的测量速度和测量精度。

关键词:系统重构;智能控制;虚拟仪器 FPGA

中图分类号: TN79;TP273.5

文献标识码: A

文章编号: 1671-931X (2014) 01-0058-03

58

武汉职业技术学院学报二〇一四年第十三卷第一期(总第六十九期)

虚拟仪器(Virtual Instrumentation,VI)技术引入到当今计算机辅助测试(Computer-Aided Test,CAT)领域,使数据采集和工业控制自动化技术起了重大的变革。各种仪器,无论是传统的还是虚拟的,在所实现的功能上大同小异。它们都可以进行数据采集、数据分析,并且显示最终数据结果。而虚拟仪器与传统仪器最大的不同之处,就在于其具有开放性的构成方式,即具有灵活性和功能的可重构性。用户可以灵活的将各种计算机平台、硬件、软件和各种附备件结合起来,形成自己所需要的各种特定设备。并且这台仪器还可以进行数据分析与处理。因而利用“虚拟仪器”来逐步替代传统的仪器设备后,用户将大大受益。

早在 1960 年,美国加州大学计算机专家 Gerald Estrin 就已提出了可重构计算的初步设想,进入 20 世纪 90 年代,随着微电子技术的发展,特别是可编程逻辑器件(PLD)的出现,以及电子设计自动化(EDA)技术的发展,基于具有可重构能力的芯片 FPGA 的硬件可重构研究就成为新的研究热点。

可重构处理技术是一种全新的信息处理方法,对提高电子信息系统的实时处理能力,自适应能力、可靠性、降低硬件系统的规模和功耗具有重大的理论和实际意义。

基于 FPGA 的可重构系统具有自适应、自主修复特性,可重构处理技术与虚拟仪器相结合,一方面拓展了虚拟仪器的应用范围,提高了虚拟仪器的测量精度,另一方面降低测量系统的规模和功耗。

系统重构的概念可分为静态系统重构和动态系统重构。前者是指断开先前的电路功能后重新下载存储器中不同的目标数据来改变目标系统逻辑功能,后者则在改变电路的功能同时仍然保证电路的动态接续,指对于时序变化的数字逻辑系统,其时序逻辑的发生不是通过调用芯片内不同区域、不同逻辑资源来组合而成,而可通过对具有专门缓存逻辑资源的 FPGA,进行局部的和全局的芯片逻辑的动态重构(或称修改)而快速实现。

动态可重构系统设计和优化方法。一个功能逻辑的动态重构系统的实现,从根本上而言,还涉及和

收稿日期:2014-01-04

作者简介:杨杰(1976-),男,湖北潜江人,武汉职业技术学院电信学院讲师,硕士,研究方向:电子信息技术。

常规设计不同的设计方法的需求。这样的系统意味着要将一个完整系统的逻辑功能分时划分,分时复用芯片的逻辑资源。如何划分,如何实现这样的划分。目前并没有一个有效的方法。

本方法将智能控制应用于这种功能划分,提高动态可重构系统在虚拟仪器上的应用能力和应用水平。

一、选择一种合适的重构方法,能够将智能控制应用于系统的动态重构

动态重构技术目前主要是指对于特定的基于SRAM结构的FPGA,在一定的控制逻辑的驱动下,对芯片的全部或部分逻辑资源实现在系统的高速的功能变换和时分复用。就其实现重构的面积不同,又可以分为全局重构和局部重构。

(一)全局重构

对FPGA器件或系统能且只能进行全部的重新配置,在配置过程中,计算的中间结果必须取出存放在额外的存储区,直到新的配置功能全部下载完为止,重构前后电路相互独立,没有关联。通常,可以给FPGA串连一个EPROM来存储配置数据,实现前后功能的转化。

(二)局部重构

对重构器件或系统的一部分进行重新配置,而在此过程中,其余部分的工作状态不受影响。这种重构方式减小了重构范围和单元数目,从而可以大大缩短重构时间,占有相当的优势。

二、选择一个合适的动态可重构的FPGA结构

期望在FPGA内部完成动态重构过程,必须借助可动态重构的FPGA,动态可重构FPGA在器件编程结构上具有专门的特征。现已经提出好几种动态可重构FPGA结构,比较有代表性的主要有以下几种。

1.M1芯片

所谓M1芯片是美国California大学的Morphoing System工程提出的一种粗粒度、多重context可重构结构。它由可重构元胞阵列(RC),处理器核(Tiny_RISC),帧缓冲器(FB)及数据存储单元(DM)组成。其核心是一个由64个RC排成网格状RC阵列,每个RC的结构就和处理器的数据通道一样,只是本身没有控制单元,其控制信息包含在Context中。每个RC一个乘法运算单元(ALU_MULT)、两个多路选通器(MUXA、MUXB)和一个移位单元。两个多路选通器为运算单元选择输入信号,移位寄存后输出,并产生一个寄存文件,反馈给多路选通器。Context实际是一些二进制代码,其内

容决定了RC要完成的功能。

2.SIDSA FIPSOC 结构

FIPSOC是SIDNA工程提出的一种粗粒度结构FPGA,由五个部分组成:微控制器,可编程数字部分,可配置模拟部分(包括四条不同的放大通道,比较器,A/D和D/A模块等),不同功能模块间的接口模块。其核心部分是可编程数字部分,由一个两维的可编程元胞阵列DMC(Digital Macro Cell)组成。DMC的内部结构分为组合逻辑和时序逻辑两大部分,组合逻辑部分由四个4输入的LUT组成,可实现多种功能。时序逻辑部分也有多重context的动态重构功能,主要由四个触发器模块组成,并通过内部路由器与组合逻辑部分关联,为了实现动态重构,每个寄存器中的数据都是可复制的控制部分是一个标准的8051微处理器。复位后,8051核首先对可编程元胞进行配置,配置完毕后可以当作一个通用的微处理器使用。

3.MIT提出的DPGA

DPGA是麻省理工大学的Transit工程提出的划分结构为二维阵列单元的DR-FPGA,其中,AE由4个输入查寻表格(LUT)和通道触发器(FF)组成。Context是指用来配置的n个存储单元块。AE经过各个context编程后执行相应的逻辑功能。这种结构的动态重构实际是context间的切换对于规划好的电路每个context对应一个时段的电路功能AE也就是一个缓冲节点。每个AE通过FF与下一个context中对应的AE实现通信。虽和常规FPGA的AE一样,都是基于可编程查找表格(LUT)结构,但是,DPGA的阵列单元内部的LUT是成对出现的。一个LUT用于配置数据,还有一个LUT映射可传播的配置数据本地配置中。

4.Virtex系列FPGA的结构

Virtex系列FPGA是Xilinx公司推出的一系列可实现动态局部重构的FPGA芯片,也是基于查找表的,相较常规FPGA其内部结构有一些不同。芯片内部主要包含有可编程逻辑块(CLB0)、输入输出模块(IOB)、SelectRAM模块、18×18bit乘法器模块(Multiplier)、时钟管理模块(DCM)等。CLB是FPGA的核心,同样也是基于查找表(LUT)的,可完成组合逻辑和同步逻辑电路功能。

三、基于FPGA的可重构测试平台结构与设计

可重构测试平台可以视为一个通用的测控设计平台,其硬件基本结构如图1所示。

该测控系统由主控计算机和相对独立的基于FPGA器件的测控系统两大部分,通过通信接口连接而成。主控计算机主要实现人机对话功能,包括测试数据的处理、显示及仪器软面板的控制,可以利用虚

拟仪器技术实现。基于 FPGA 器件的测控系统包括数据采集与输出控制单元、FPGA 单元和 DSP 单元, 3 个单元均有可重构功能, 并接受主控制器单元的控制。基本功能块是指作为计算机系统通用的不可或缺电源、系统监控模块及存储器模块。

四、将智能控制用于所选择的动态可重构的

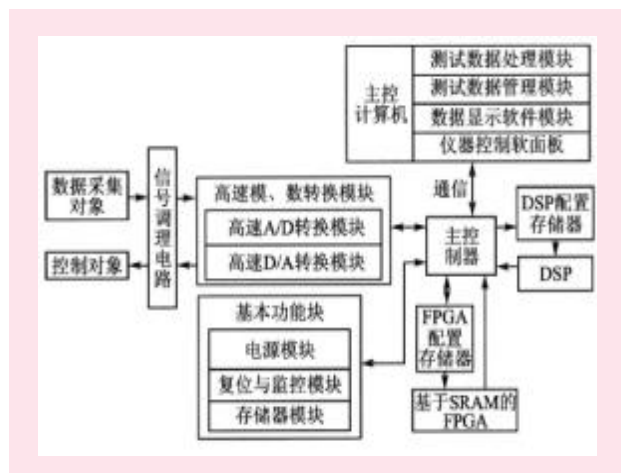


图1 基于FPGA的可重构测试平台

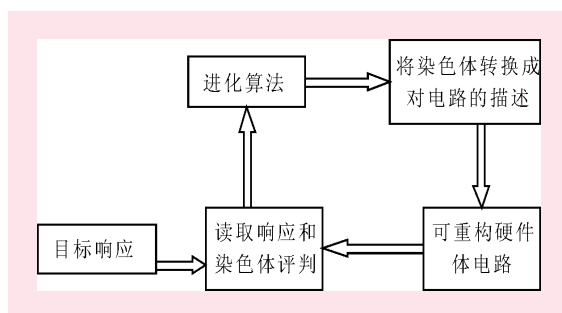


图2 进化算法加入可重构虚拟仪器示意图

FPGA上,实现智能的动态重构

将智能控制用于所选择的动态可重构的FPGA上,实现智能的动态重构,使测量系统根据不同的测量对象、不同的测量范围和不同的测量速度及精度等,自动进行逻辑功能分时划分,分时复用芯片的逻辑资源。

我们将进化算法加入可重构虚拟仪器上,如图2所示。

五、将智能的动态重构用于可重构虚拟仪器构件阵列上

将智能的动态重构用于可重构虚拟仪器构件阵列上,提高虚拟仪器的功能,使之适用于更广泛的测量对象和更大的测量范围,并且提高测量速度和测量精度。

参考文献:

- [1] 谷奎,徐贵力,王友仁,等. FPGA动态可重构理论及其研究进展[J].计算机测量与控制,2007,15(11):1415-1418.
- [2] 金显贺,王昌长,王忠东,等.一种用于在线检测局部放电的数字滤波技术[J].清华大学学报(自然科学版)1993,33(4):62-67.
- [3] 朱阳,王友仁,等.基于可重构模拟细胞阵列的进化电路研究[J].计算机测量与控制.2005,13(10):1102-1104.
- [4] 陆起涌,杨迎新,李向华,等.基于网络的可重构虚拟仪器测试平台的设计与实现[J].仪器仪表学报(增刊),2005,(26).

[责任编辑:刘 骋]

The Application of Intelligent Control to Dynamic Reconfiguration Virtual Instrument

YANG Jie

(Department of Electronic Information Engineering, Wuhan Polytechnic, Wuhan430074, China)

Abstract: In recent years, with the development of microelectronics technology and computer technology, especially the emergence of large scale field programmable FPGA, circuit refactoring has become a research hotspot. The reconstruction system based on FPGA owns adaptive and self-healing properties. This paper introduces the intelligent control in the application of FPGA to realize reconfigurable virtual instrument. It discusses the implementation method of dynamic reconfigurable and two kinds of technology. In this way we can improve the virtual instrument measurement speed and accuracy of measurement.

Key words: system reconfiguration; intelligent control; virtual instrument FPGA